

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-055560

(43)Date of publication of application : 25.02.1997

(51)Int.Cl.

H01S 3/18

H01L 33/00

(21)Application number : 07-207204

(71)Applicant : SHARP CORP

(22)Date of filing : 14.08.1995

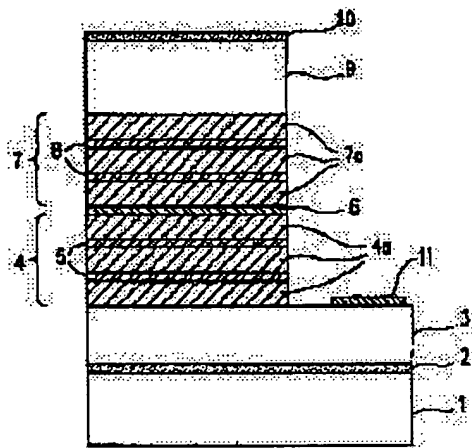
(72)Inventor : HATA TOSHIO

(54) COMPOUND SEMICONDUCTOR LIGHT EMITTING ELEMENT AND ITS FABRICATION

(57)Abstract:

PROBLEM TO BE SOLVED: To realize a semiconductor laser and a light emitting diode excellent in mass productivity, electric characteristics and optical characteristics by forming a high quality thick clad layer.

SOLUTION: A thin buffer layer 5 of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) is formed in an n-type lower clad layer 4 and a thin buffer layer 8 of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) is formed in a p-type upper clad layer 7. An n-type clad layer 4a of $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0 < y < 1$)/buffer layer 5 of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) is then grown repeatedly and followed by repetitive growth of a p-type clad layer 7a of $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0 < y < 1$)/buffer layer 8 of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) thus growing the lower clad layer 4 and an upper clad layer 7 by about $1\mu\text{m}$.



LEGAL STATUS

[Date of request for examination]

09.07.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3219231

[Date of registration]

10.08.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-55560

(43) 公開日 平成9年(1997)2月25日

| (51) Int.Cl. ⁶ | 識別記号 | 序内整理番号 | FI | 技術表示箇所 |
|---------------------------|------|--------|------------|--------|
| H01S 3/18 | | | H01S 3/18 | |
| H01L 33/00 | | | H01L 33/00 | C |

審査請求 未請求 請求項の数6 OL (全8頁)

(21) 出願番号 特願平7-207204
 (22) 出願日 平成7年(1995)8月14日

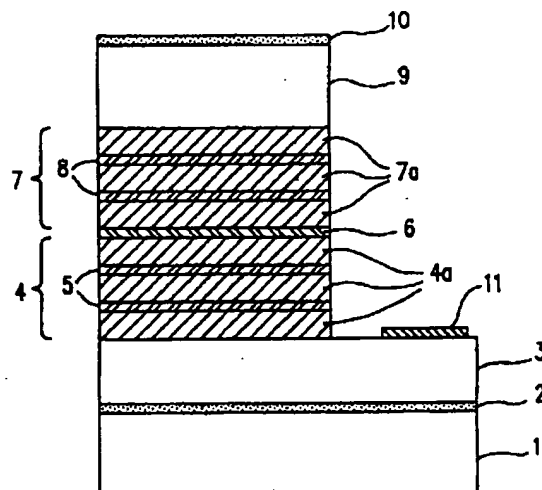
(71) 出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (72) 発明者 幡 俊雄
 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
 (74) 代理人 弁理士 山本 秀策

(54) 【発明の名称】 化合物半導体発光素子およびその製造方法

(57) 【要約】

【課題】 良質で厚膜のクラッド層を形成して、量産性に優れ、電気特性および光学特性が良好な半導体レーザおよび発光ダイオードを実現する。

【解決手段】 n型下部クラッド層4中に薄層の $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 緩衝層5が形成され、p型上部クラッド層7中に薄層の $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 緩衝層8が形成されている。n型 $Al_yGa_{1-y}N$ ($0 < y < 1$) クラッド層4a/ $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 緩衝層5を繰り返して成長し、p型 $Al_yGa_{1-y}N$ ($0 < y < 1$) クラッド層7a/ $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 緩衝層8を繰り返して成長することにより、下部クラッド層4および上部クラッド層7を約 $1 \mu m$ 成長できる。



1

【特許請求の範囲】

【請求項1】 基板上に、少なくとも下部クラッド層と、活性層または発光層と、上部クラッド層とが基板側からこの順に形成され、該下部クラッド層中および上部クラッド層中に、緩衝層が単層または複数層形成されている化合物半導体発光素子。

【請求項2】 前記緩衝層が、 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) からなる請求項1に記載の化合物半導体発光素子。

【請求項3】 前記下部クラッド層および上部クラッド層を構成するクラッド層が、 $Al_yGa_{1-y}N$ ($0 < y < 1$) からなる請求項1または2に記載の化合物半導体発光素子。

【請求項4】 前記活性層または発光層が、 $Al_wGa_zIn_{1-w-z}N$ ($0 \leq w \leq 1$, $0 \leq z \leq 1$) からなる請求項1、2または3に記載の化合物半導体発光素子。

【請求項5】 基板上に、少なくとも下部クラッド層と、活性層または発光層と、上部クラッド層とがこの順に形成された化合物半導体発光素子の製造方法において、

該下部クラッド層中および上部クラッド層中に、各クラッド層の成長温度よりも低い成長温度で、Ga Nからなる緩衝層を単層または複数層成長させる化合物半導体発光素子の製造方法。

【請求項6】 基板上に、少なくとも下部クラッド層と、活性層または発光層と、上部クラッド層とがこの順に形成された化合物半導体発光素子の製造方法において、

該下部クラッド層中および上部クラッド層中に、クラッド層の成長温度と同じ温度またはクラッド層の成長温度よりも高い成長温度で、Al Nまたは $Al_xGa_{1-x}N$ ($0 < x < 1$) からなる緩衝層を単層または複数層成長させる化合物半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、青色領域で発光可能な半導体レーザおよび発光ダイオードの実現が可能な化合物半導体発光素子およびその製造方法に関する。

【0002】

【従来の技術】従来、V族元素を窒素(N)とするIII-V族化合物半導体はエネルギーギャップが広いことから可視および紫外域の発光材料として注目されている。そのうち、Al Ga N系材料を用いて、青色領域で発光可能な半導体レーザおよび発光ダイオード等の発光素子が検討されている。

【0003】図3に、従来のAl Ga N系半導体レーザ[または発光ダイオード]の断面模式図を示す。なお、[]内は発光ダイオードの場合である。

【0004】この素子は、サファイア基板101上に、薄層のGa NまたはAl Nからなるバッファ層102が

2

形成され、その上に、n型Ga N層103、n型Al Ga N下部クラッド層104、ノンドープAl Ga In N系活性層[ZnをドープしたAl Ga In N系発光層]105、p型Al Ga N上部クラッド層107、p型Ga Nキャップ層108が積層形成されている。

【0005】p型Ga Nキャップ層108の上にはp型電極90が形成されている。また、n型Ga N層103の上部が一部露出するように、その上側のn型下部クラッド層104、活性層[または発光層]105、p型上部クラッド層107およびp型キャップ層108は部分的に除去され、露出したn型Ga N層103の部分の上にn型電極100が形成されている。

【0006】この半導体レーザ[または発光ダイオード]の製造は、以下のようにして行われる。

【0007】まず、有機金属気相成長法(MOCVD法)により、サファイア基板101を約1050℃で表面処理し、次に、基板温度を約500℃に下げて薄層のGa NまたはAl Nからなるバッファ層102を成長させる。

【0008】次に、基板温度を約1020℃に上げてn型Ga N層103を形成し、引き続いてn型Al Ga N下部クラッド層104を約1μm成長させる。

【0009】続いて、基板温度を約800℃に下げてノンドープAl Ga In N活性層[またはZnドープ発光層]105を約100オングストローム〜500オングストローム成長させる。

【0010】その後、基板温度を約1020℃に上げてp型Al Ga N上部クラッド層107を約1μm成長させ、引き続いてp型Ga Nキャップ層108を成長させる。

【0011】

【発明が解決しようとする課題】上記従来の半導体レーザ[または発光ダイオード]において、光を活性層およびクラッド層に有効に閉じ込め、注入電流を活性層に有効に閉じ込めるためには、上部クラッド層107および下部クラッド層104の層厚は約1μm程度必要である。

【0012】しかし、従来の半導体レーザ[または発光ダイオード]の素子構造および作製方法では、図4および図5に示すように、Al Ga N下部クラッド層104を約1μm程度成長させた場合、表面にクラック109が発生し、良質なクラッド層を得ることが困難であった。

【0013】本発明は、このような従来技術の課題を解決するためになされたものであり、表面状態が良好でクラックの無い良質なクラッド層が得られ、電気特性および光学特性が良好な半導体レーザおよび発光ダイオードの実現が可能な化合物半導体発光素子およびその製造方法を提供することを目的とする。

【0014】

【課題を解決するための手段】本発明の化合物半導体発光素子は、基板上に、少なくとも下部クラッド層と、活性層または発光層と、上部クラッド層とが基板側からこの順に形成され、該下部クラッド層中および上部クラッド層中に、緩衝層が単層または複数層形成されており、そのことにより上記目的が達成される。

【0015】前記緩衝層は $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) からなり、前記下部クラッド層および上部クラッド層を構成するクラッド層は $Al_yGa_{1-y}N$ ($0 < y < 1$) からなり、前記活性層または発光層は $Al_wGa_zIn_{1-w-z}N$ ($0 \leq w \leq 1$, $0 \leq z \leq 1$) からなるものを用いることができる。

【0016】本発明の化合物半導体発光素子の製造方法は、基板上に、少なくとも下部クラッド層と、活性層または発光層と、上部クラッド層とがこの順に形成された化合物半導体発光素子の製造方法において、該下部クラッド層中および上部クラッド層中に、クラッド層の成長温度よりも低い成長温度で、 GaN からなる緩衝層を単層または複数層成長させており、そのことにより上記目的が達成される。

【0017】本発明の化合物半導体発光素子の製造方法は、基板上に、少なくとも下部クラッド層と、活性層または発光層と、上部クラッド層とがこの順に形成された化合物半導体発光素子の製造方法において、該下部クラッド層中および上部クラッド層中に、クラッド層の成長温度と同じ温度またはクラッド層の成長温度よりも高い成長温度で、 AlN または $Al_xGa_{1-x}N$ ($0 < x < 1$) からなる緩衝層を単層または複数層成長させており、そのことにより上記目的が達成される。

【0018】以下に本発明の作用につき説明する。

【0019】本発明にあつては、下部クラッド層中および上部クラッド層中に、緩衝層が単層または複数層形成されている。クラッド層／緩衝層を繰り返して成長することにより、表面モフォロジーが良好でクラックの無い良質な上部クラッド層および下部クラッド層を所望の厚みに成長できる。

【0020】例えば、 $Al_yGa_{1-y}N$ ($0 < y < 1$) クラッド層と $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 緩衝層を繰り返して成長することにより、下部クラッド層および上部クラッド層の厚みを約 $1 \mu m$ 程度にすることが可能である。

【0021】このように良質で厚膜の上部クラッド層および下部クラッド層を用い、 $Al_wGa_zIn_{1-w-z}N$ ($0 \leq w \leq 1$, $0 \leq z \leq 1$) を活性層または発光層として、 $AlGaIn$ 系半導体レーザ素子および発光ダイオードが実現可能である。

【0022】 GaN からなる緩衝層は、 $AlGa$ クラッド層の成長温度またはクラッド層の成長温度よりも高い成長温度で成長させてもよいが、クラッド層の成長温度よりも低い成長温度で成長させると緩衝層の蒸発によ

る影響がなく、より良好なクラッド層が得られる。

【0023】 AlN または $Al_xGa_{1-x}N$ ($0 < x < 1$) からなる緩衝層は、 $AlGa$ クラッド層の成長温度よりも低い成長温度で成長させてもよいが、緩衝層の蒸発を考慮する必要が無いのでクラッド層の成長温度と同じ温度またはクラッド層の成長温度よりも高い成長温度で成長させることができ、製造が容易である。

【0024】

【発明の実施の形態】以下、本発明の実施形態について図面を参照しながら説明する。尚、以下の図において、同一の機能を有する部分は同一の番号で示している。

【0025】（実施形態1）図1は、本発明の一実施形態である $AlGa$ ／ $InGa$ ／ $AlGa$ 系半導体レーザ〔または発光ダイオード〕を示す断面図である。

【0026】この素子は、サファイア基板1上に、薄層の GaN または AlN からなるバッファ層2が形成され、その上に、 n 型 GaN 層3、 n 型下部クラッド層4、ノンドープまたは Si ドープ $Al_wGa_zIn_{1-w-z}N$ ($0 \leq w \leq 1$, $0 \leq z \leq 1$) 活性層〔または発光層〕6、 p 型上部クラッド層7および p 型 GaN キャップ層9が積層形成されている。

【0027】 n 型下部クラッド層4中には、 n 型 $Al_yGa_{1-y}N$ ($0 < y < 1$) クラッド層4aと薄層の n 型 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 緩衝層5とが交互に積層形成され、下部クラッド層4の厚みは約 $1 \mu m$ 程度にされている。また、 p 型上部クラッド層7中には、 p 型 $Al_yGa_{1-y}N$ ($0 < y < 1$) クラッド層7aと薄層の p 型 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 緩衝層8とが交互に積層形成されて、上部クラッド層7の厚みは約 $1 \mu m$ 程度にされている。

【0028】 p 型キャップ層9の上には p 型電極10が形成されている。また、 n 型 GaN 層3の上部が一部露出するように、その上側の n 型下部クラッド層4、活性層〔または発光層〕6、 p 型上部クラッド層7、 p 型緩衝層8および p 型キャップ層9は部分的に除去され、露出した n 型 GaN 層3の部分の上に n 型電極11が形成されている。

【0029】この実施形態1では、厚み約 $0.15 \sim 0.3 \mu m$ の n 型 $Al_{0.1}Ga_{0.9}N$ クラッド層4aと厚み約 200 オングストロームの n 型 GaN 緩衝層5とを繰り返して成長して約 $1 \mu m$ としている。また、厚み約 $0.15 \sim 0.3 \mu m$ の p 型 $Al_{0.1}Ga_{0.9}N$ クラッド層7aと厚み約 200 オングストロームの p 型 GaN 緩衝層8とを繰り返して成長して下部クラッド層4および上部クラッド層7の厚みを約 $1 \mu m$ としている。また、活性層〔または発光層〕6としては、厚み約 200 オングストロームのノンドープまたは Si ドープ $Ga_{0.2}In_{0.8}N$ 層を形成している。

【0030】この半導体レーザ〔または発光ダイオード〕の製造は、以下のようにして行われる。

【0031】各半導体層の成長はMOCVD法により行い、基板としてサファイア(0001)C面を用いる。III族ガス源としてはトリメチルガリウム(TM_G)、トリメチルアルミニウム(TMA)、トリメチルインジウム(TMI)を用い、V族ガス源としてはアンモニア(NH₃)を用いる。n型ドーパント源としてはモノシラン(SiH₄)を用い、p型ドーパント源としてはビスシクロペンタジエニルマグネシウム(Cp₂Mg)を用いる。また、キャリアガスとしてはH₂を用いる。

【0032】まず、MOCVD装置内にサファイア基板1を導入して、H₂中で基板温度約1050℃で基板を熱することにより、基板の表面処理を行う。次に、基板温度を約500℃に下げてGa_{0.3}NまたはAl_{0.3}Nからなるバッファ層2を成長させる。Ga_{0.3}Nからなるバッファ層の厚みは250オングストローム、Al_{0.3}Nからなるバッファ層の厚みは500オングストロームとする。

【0033】次に、基板温度を約1020℃に上げてn型Ga_{0.3}N層3を厚み約4μm成長させる。

【0034】続いて、同じ基板温度でn型Al_{0.3}Ga_{0.7}Nクラッド層4aを約0.15μm~0.3μm成長させ、その後、基板温度を約500℃に下げてn型Ga_{0.3}N緩衝層5を約200オングストローム成長させる。さらに、上記n型クラッド層4a/n型緩衝層5の成長を繰り返して、下部クラッド層4の厚みを約1μmとする。

【0035】次に、基板温度を約800℃にしてノンドープまたはSiドープIn_{0.2}Ga_{0.8}N活性層[または発光層]6を厚み約200オングストローム成長させる。

【0036】続いて、基板温度を約1020℃に上げてp型Al_{0.3}Ga_{0.7}Nクラッド層7aを約0.15μm~0.3μm成長させ、その後、基板温度を約500℃に下げてp型Ga_{0.3}N緩衝層8を約200オングストローム成長させる。さらに、上記p型クラッド層7a/p型緩衝層8の成長を繰り返して、上部クラッド層7の厚みを約1μmにする。

【0037】引き続き、p型Ga_{0.3}Nキャップ層9を厚み約1μm成長させる。

【0038】成長後のウェハーに対して約700℃、N₂雰囲気中で熱アニーリングを行うことにより、p型緩衝層8、p型クラッド層7aおよびp型キャップ層9を高濃度のp型層に変化させる。

【0039】その後、n型電極11形成のためにn型Ga_{0.3}N層3が露出するまでエッチングを行い、これにより露出されたn型Ga_{0.3}N層3上にn型電流11を形成し、p型キャップ層9の上にp型電流10を形成する。

【0040】なお、Ga_{0.3}N緩衝層の成長は、約1000℃または約1200℃等、クラッド層と同じかまたは高い成長温度で行ってもよいが、Ga_{0.3}N緩衝層の蒸発を考慮すれば、約500℃程度のクラッド層よりも低い成長

温度で行うのが好ましい。

【0041】この実施形態1においては、Al_{0.3}Ga_{0.7}Nクラッド層の間にGa_{0.3}N緩衝層が形成されているので、表面状態が良好でクラックの無い良質なAl_{0.3}Ga_{0.7}Nクラッド層の結晶成長が可能であった。このように良質で厚膜のクラッド層が得られるので、量産性に優れ、電気特性および光学特性が良好なAl_{0.3}Ga_{0.7}In_{0.3}N系半導体レーザおよび発光ダイオードの実現が可能となる。

【0042】(実施形態2) この実施形態2では、厚み約0.15~0.3μmのn型Al_{0.3}Ga_{0.7}Nクラッド層4aと厚み約200オングストロームのn型Ga_{0.3}N緩衝層5とを繰り返し成長して下部クラッド層4の厚みを約1μmとし、厚み約0.15~0.3μmのp型Al_{0.3}Ga_{0.7}Nクラッド層7aと厚み約200オングストロームのp型Ga_{0.3}N緩衝層8とを繰り返し成長して上部クラッド層7の厚みを約1μmとしている。また、活性層[または発光層]6としては、実施形態1と同様に、厚み約200オングストロームのノンドープまたはSiドープGa_{0.2}In_{0.8}N層を形成している。その他の構造は、実施形態1と同様である。

【0043】この半導体レーザ[または発光ダイオード]の製造は、以下のようにして行われる。

【0044】各半導体層の成長は実施形態1と同様にMOCVD法により行い、基板としてサファイア(0001)C面を用いる。III族ガス源、V族ガス源、n型ドーパント源、p型ドーパント源およびキャリアガスとしては実施形態1と同様のものを用いる。

【0045】まず、実施形態1と同様にして、サファイア基板1上にバッファ層2およびn型Ga_{0.3}N層3を成長させる。

【0046】続いて、n型Ga_{0.3}N層3と同じ約1020℃の基板温度でn型Al_{0.3}Ga_{0.7}Nクラッド層4aを約0.15μm~0.3μm成長させ、その後、基板温度を約500℃に下げてn型Ga_{0.3}N緩衝層5を約200オングストローム成長させる。さらに、上記n型クラッド層4a/n型緩衝層5の成長を繰り返して、下部クラッド層4の厚みを約1μmにする。

【0047】次に、実施形態1と同様にして活性層[または発光層]6を成長させる。

【0048】続いて、基板温度を約1020℃に上げてp型Al_{0.3}Ga_{0.7}Nクラッド層7aを約0.15μm~0.3μm成長させ、その後、基板温度を約500℃に下げてp型Ga_{0.3}N緩衝層8を約200オングストローム成長させる。さらに、上記p型クラッド層7a/p型緩衝層8の成長を繰り返して、上部クラッド層7の厚みを約1μmとする。

【0049】引き続き、実施形態1と同様にしてp型キャップ層9を成長させ、p型緩衝層8、p型クラッド層7a、p型キャップ層9を高濃度のp型層に変化させる。その後、実施形態1と同様にしてp型電極10および

びn型電極11を形成する。

【0050】なお、Ga_{0.9}N_{0.1}緩衝層の成長は、約1000℃または約1200℃等、クラッド層と同じかまたは高い成長温度で行ってもよいが、Ga_{0.9}N_{0.1}緩衝層の蒸発を考慮すれば、約500℃程度のクラッド層よりも低い成長温度で行うのが好ましい。

【0051】この実施形態2においても、AlGa_{0.9}Nクラッド層の間にGa_{0.9}N_{0.1}緩衝層が形成されているので、表面状態が良好でクラックの無い良質なAlGa_{0.9}Nクラッド層の結晶成長が可能であった。このように良質で厚膜のクラッド層が得られるので、量産性に優れ、電気特性および光学特性が良好なAlGa_{0.9}In_{0.1}N系半導体レーザおよび発光ダイオードの実現が可能となる。

【0052】（実施形態3）この実施形態3では、厚み約0.15~0.3μmのn型Al_{0.1}Ga_{0.9}Nクラッド層4aと厚み約200オングストロームのn型Al_{0.1}N緩衝層5とを繰り返し成長して下部クラッド層4の厚みを約1μmとし、厚み約0.15~0.3μmのp型Al_{0.1}Ga_{0.9}Nクラッド層7aと厚み約200オングストロームのp型Al_{0.1}N緩衝層8とを繰り返し成長して上部クラッド層7の厚みを約1μmとしている。また、活性層〔または発光層〕6としては、実施形態1と同様に、厚み約200オングストロームのノンドープまたはSiドープGa_{0.2}In_{0.8}N層を形成している。その他の構造は、実施形態1と同様である。

【0053】この半導体レーザ〔または発光ダイオード〕の製造は、以下のようにして行われる。

【0054】各半導体層の成長は実施形態1と同様にMOCVD法により行い、基板としてサファイア（0001）C面を用いる。III族ガス源、V族ガス源、n型ドーパント源、p型ドーパント源およびキャリアガスとしては実施形態1と同様のものを用いる。

【0055】まず、実施形態1と同様にして、サファイア基板1上にバッファ層2およびn型Ga_{0.9}N層3を成長させる。

【0056】続いて、n型Ga_{0.9}N層3と同じ約1020℃の基板温度でn型Al_{0.1}Ga_{0.9}Nクラッド層4aを約0.15μm~0.3μm成長させ、その後、基板温度を約1000℃または約1200℃にしてn型Al_{0.1}N緩衝層5を約200オングストローム成長させる。さらに、上記n型クラッド層4a/n型緩衝層5の成長を繰り返して、下部クラッド層4の厚みを約1μmにする。

【0057】次に、実施形態1と同様にして活性層〔または発光層〕6を成長させる。

【0058】続いて、基板温度を約1020℃に上げてp型Al_{0.1}Ga_{0.9}Nクラッド層7aを約0.15μm~0.3μm成長させ、その後、基板温度を約500℃に下げてp型Al_{0.1}N緩衝層8を約200オングストローム成長させる。さらに、上記p型クラッド層7a/p型緩衝層8の成長を繰り返して、上部クラッド層7の厚み

を約1μmにする。

【0059】引き続いて、実施形態1と同様にしてp型キャップ層9を成長させ、p型緩衝層8、p型上部クラッド層7、p型キャップ層9を高濃度のp型層に変化させる。

【0060】その後、実施形態1と同様にしてp型電極10およびn型電極11を形成する。

【0061】なお、Al_{0.1}N緩衝層の成長温度は、約500℃程度の低温でもよいが、Al_{0.1}N緩衝層はその蒸発を考慮しなくてよく、約1000℃または約1200℃等の高温の方が好ましい。また、成長中に温度を下げることなく成長を行い得るため製造が容易になる。

【0062】この実施形態3においては、AlGa_{0.9}Nクラッド層の間にAl_{0.1}N緩衝層が形成されているので、表面状態が良好でクラックの無い良質なAlGa_{0.9}Nクラッド層の結晶成長が可能であった。このように良質で厚膜のクラッド層が得られるので、量産性に優れ、電気特性および光学特性が良好なAlGa_{0.9}In_{0.1}N系半導体レーザおよび発光ダイオードの実現が可能となる。

【0063】（実施形態4）この実施形態4では、厚み約0.15~0.3μmのn型Al_{0.3}Ga_{0.7}Nクラッド層4aと厚み約200オングストロームのn型Al_{0.05}Ga_{0.95}N緩衝層5とを繰り返し成長して下部クラッド層4の厚みを約1μmとし、厚み約0.15~0.3μmのp型Al_{0.3}Ga_{0.7}Nクラッド層7aと厚み約200オングストロームのp型Al_{0.05}Ga_{0.95}N緩衝層8とを繰り返し成長して上部クラッド層7aの厚みを約1μmとしている。また、活性層〔または発光層〕6としては、実施形態1と同様に、厚み約200オングストロームのノンドープまたはSiドープGa_{0.2}In_{0.8}N層を形成している。その他の構造は、実施形態1と同様である。

【0064】この半導体レーザ〔または発光ダイオード〕の製造は、以下のようにして行われる。

【0065】各半導体層の成長は実施形態1と同様にMOCVD法により行い、基板としてサファイア（0001）C面を用いる。III族ガス源、V族ガス源、n型ドーパント源、p型ドーパント源およびキャリアガスとしては実施形態1と同様のものを用いる。

【0066】まず、実施形態1と同様にして、サファイア基板1上にバッファ層2およびn型Ga_{0.9}N層3を成長させる。

【0067】続いて、n型Ga_{0.9}N層3と同じ約1020℃の基板温度でn型Al_{0.3}Ga_{0.7}Nクラッド層4aを約0.15μm~0.3μm成長させ、その後、基板温度を約1000℃または約1200℃にしてn型Al_{0.05}Ga_{0.95}N緩衝層5を約200オングストローム成長させる。さらに、上記n型クラッド層4a/n型緩衝層5の成長を繰り返して、下部クラッド層4の厚みを約1μmにする。

【0068】次に、実施形態1と同様にして活性層〔または発光層〕6を成長させる。

【0069】続いて、基板温度を約1020℃に上げてp型Al_{0.3}Ga_{0.7}Nクラッド層7aを約0.15μm〜0.3μm成長させ、その後、基板温度を約1000℃または約1200℃にしてp型Al_{0.05}Ga_{0.95}N緩衝層8を約200オングストローム成長させる。さらに、上記p型クラッド層7a/p型緩衝層8の成長を繰り返して、上部クラッド層7の厚みを約1μmにする。

【0070】引き続き、実施形態1と同様にしてp型キャップ層9を成長させ、p型緩衝層8、p型クラッド層7a、p型キャップ層9を高濃度のp型層に変化させる。その後、実施形態1と同様にしてp型電極10およびn型電極11を形成する。

【0071】なお、AlN緩衝層の成長温度は、約500℃程度の低温でもよいが、AlN緩衝層はその蒸発を考慮しなくてよく、約1000℃または約1200℃等の高温の方が好ましい。また、成長中に温度を下げることなく成長を行い得るため製造が容易になる。

【0072】この実施形態4においては、AlGa_{0.3}Nクラッド層の間にAlGa_{0.3}N緩衝層が形成されているので、表面状態が良好でクラックの無い良質なAlGa_{0.3}Nクラッド層の結晶成長が可能であった。このように良質で厚膜のクラッド層が得られるので、量産性に優れ、電気特性および光学特性が良好なAlGaInN系半導体レーザおよび発光ダイオードの実現が可能となる。

【0073】(実施形態5)図2は、本発明の他の実施形態であるAlGa_{0.3}N/InGa_{0.3}N/AlGa_{0.3}N系半導体レーザ〔または発光ダイオード〕を示す断面図である。

【0074】この素子は、サファイア基板1上に、薄層のGa_{0.3}NまたはAlNからなるバッファ層2が形成され、その上に、n型Ga_{0.3}N層3、n型下部クラッド層4、ノンドープまたはSiドープAl_{0.3}Ga_{0.7}In_{1-w-z}N (0≤w≤1、0≤z≤1) 活性層〔または発光層〕6、p型上部クラッド層7およびp型Ga_{0.3}Nキャップ層9が積層形成されている。

【0075】n型下部クラッド層4中には、n型Al_{1-y}Ga_{1-y}N (0<y<1) クラッド層4aと薄層のn型Al_{1-x}Ga_{1-x}N (0≤x≤1) 緩衝層5が積層形成され、p型上部クラッド層7中には、p型Al_{1-y}Ga_{1-y}N (0<y<1) クラッド層7aと薄層のp型Al_{1-x}Ga_{1-x}N (0≤x≤1) 緩衝層8が積層形成されて、下部クラッド層4および上部クラッド層7の厚みが約1μm程度にされている。

【0076】p型キャップ層9の上にはp型電極10が形成されている。また、n型下部クラッド層4、活性層〔または発光層〕6、p型上部クラッド層7、p型緩衝層8およびp型キャップ層9は、n型Ga_{0.3}N層3が一部露出するように部分的に除去され、そのn型Ga_{0.3}N3の

露出部にn型電極11が形成されている。

【0077】この実施形態5では、下部クラッド層4は、厚み約0.3μmのn型Al_{0.1}Ga_{0.9}Nクラッド層4a、厚み約200オングストロームのn型Ga_{0.3}N緩衝層5、厚み約0.25μmのn型Al_{0.1}Ga_{0.9}Nクラッド層4a、厚み約200オングストロームのn型Ga_{0.3}N緩衝層5および厚み約0.15μmのn型Al_{0.1}Ga_{0.9}Nクラッド層4aを順次成長している。また、上部クラッド層7は、厚み約0.15μmのp型Al_{0.1}Ga_{0.9}Nクラッド層7a、厚み約200オングストロームのp型Ga_{0.3}N緩衝層8、厚み約0.25μmのp型Al_{0.1}Ga_{0.9}Nクラッド層7a、厚み約200オングストロームのp型Ga_{0.3}N緩衝層8および厚み約0.3μmのp型Al_{0.1}Ga_{0.9}Nクラッド層7aを順次成長している。さらに、活性層〔または発光層〕6としては、実施形態1と同様に、厚み約200オングストロームのノンドープまたはSiドープGa_{0.2}In_{0.8}N層を形成している。その他の構造は、実施形態1と同様である。

【0078】この半導体レーザ〔または発光ダイオード〕の製造は、以下のようにして行われる。

【0079】各半導体層の成長は実施形態1と同様にMOCVD法により行い、基板としてサファイア(0001)C面を用いる。III族ガス源、V族ガス源、n型ドーパント源、p型ドーパント源およびキャリアガスとしては実施形態1と同様のものを用いる。

【0080】まず、実施形態1と同様にして、サファイア基板1上にバッファ層2およびn型Ga_{0.3}N層3を成長させる。

【0081】続いて、n型Ga_{0.3}N層3と同じ約1020℃の基板温度でn型Al_{0.3}Ga_{0.7}Nクラッド層4aを約0.3μm成長させ、その後、基板温度を約500℃に下げてn型Ga_{0.3}N緩衝層5を約200オングストローム成長させる。次に、約1020℃の基板温度でn型Al_{0.3}Ga_{0.7}Nクラッド層4aを約0.25μm成長させ、その後、基板温度を約500℃に下げてn型Ga_{0.3}N緩衝層5を約200オングストローム成長させる。さらに、約1020℃の基板温度でn型Al_{0.3}Ga_{0.7}Nクラッド層4aを約0.15μm成長させる。

【0082】次に、実施形態1と同様にして活性層〔または発光層〕6を成長させる。

【0083】続いて、基板温度を約1020℃に上げてp型Al_{0.3}Ga_{0.7}Nクラッド層7aを約0.15μm成長させ、その後、基板温度を約500℃に下げてp型Ga_{0.3}N緩衝層8を約200オングストローム成長させる。次に、約1020℃の基板温度でp型Al_{0.3}Ga_{0.7}Nクラッド層7aを約0.25μm成長させ、その後、基板温度を約500℃に下げてp型Ga_{0.3}N緩衝層8を約200オングストローム成長させる。さらに、約1020℃の基板温度でp型Al_{0.3}Ga_{0.7}Nクラッド層

11

7aを約0.3 μ m成長させる。

【0084】引き続き、実施形態1と同様にしてp型キャップ層9を成長させ、p型緩衝層8、p型クラッド層7a、p型キャップ層9を高濃度のp型層に変化させる。その後、実施形態1と同様にしてp型電極10およびn型電極11を形成する。

【0085】なお、GaN緩衝層の成長は、約1000℃または約1200℃等、クラッド層と同じかまたは高い成長温度で行ってもよいが、GaN緩衝層の蒸発を考慮すれば、約500℃程度のクラッド層よりも低い成長温度で行うのが好ましい。

【0086】この実施形態5においては、AlGaInクラッド層の間にGaN緩衝層が形成されているので、表面状態が良好でクラックの無い良質なAlGaInクラッド層の結晶成長が可能であった。また、活性層〔または発光層〕に近付くにつれてAlGaInクラッド層を薄くしているので、クラッド層の結晶状態をさらに良好にすることができた。このように良質で厚膜なクラッド層が得られるので、量産性に優れ、電気特性および光学特性が良好なAlGaInN系半導体レーザおよび発光ダイオードの実現が可能となる。

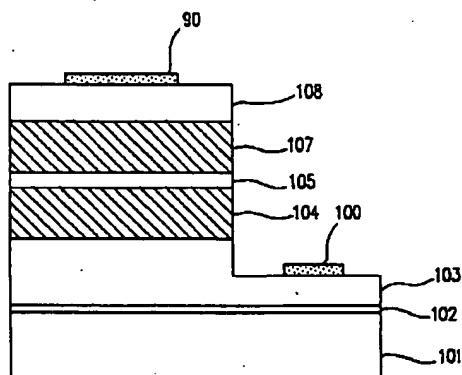
【0087】尚、本発明は上記実施形態に限定されるものではなく、成長条件、有機金属化合物ガスの種類、使用材料等は上記実施形態に示した以外のものを用いることができる。

【0088】

【発明の効果】以上の説明から明らかなように、本発明によれば、下部クラッド層中および上部クラッド層中に、緩衝層を単層または複数層形成されており、クラッド層／緩衝層を繰り返して成長することにより、表面状態が良好でクラックの無い良質なクラッド層を所望の厚みに成長できる。

【0089】 $Al_yGa_{1-y}N$ ($0 < y < 1$) クラッド層の場合、 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 緩衝層とクラッド層とを繰り返して成長することにより、上部クラッド

【図3】



12

層および下部クラッド層を約1 μ m程度成長することが可能である。この上部クラッド層、下部クラッド層および $Al_wGa_zIn_{1-w-z}N$ ($0 \leq w \leq 1$, $0 \leq z \leq 1$) 活性層〔または発光層〕により、AlGaInN系半導体レーザ素子および発光ダイオードが実現可能である。

【0090】このように良質で厚膜なクラッド層が得られるので、量産性に優れ、電気特性および光学特性が良好な半導体レーザおよび発光ダイオードの実現が可能となる。

10 【図面の簡単な説明】

【図1】本発明の一実施形態である半導体レーザ〔または発光ダイオード〕を示す断面模式図である。

【図2】本発明の他の実施形態である半導体レーザ〔または発光ダイオード〕を示す断面模式図である。

【図3】従来の半導体レーザ〔または発光ダイオード〕を示す断面模式図である。

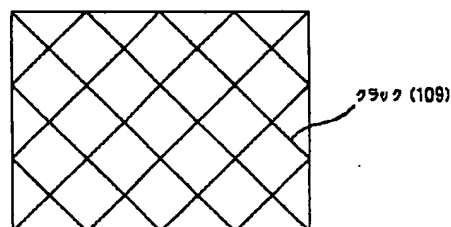
【図4】従来の半導体レーザにおけるAlGaInクラッド層表面を示す平面模式図である。

20 【図5】従来の半導体レーザにおけるAlGaInクラッド層の作製工程を示す断面模式図である。

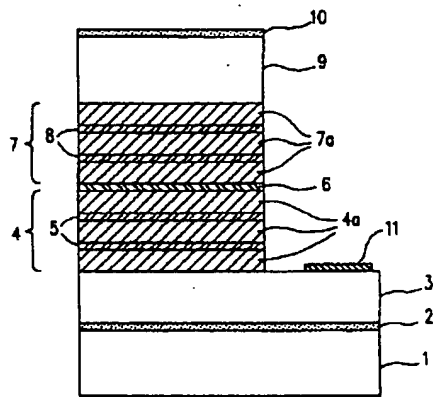
【符号の説明】

- 1 サファイア(0001)基板
- 2 GaNまたはAlNバッファ層
- 3 n型GaN層
- 4 下部クラッド層
- 4a n型 $Al_yGa_{1-y}N$ ($0 < y < 1$) クラッド層
- 5 薄層n型 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 緩衝層
- 6 ノンドープまたはSiドープ $Al_wGa_zIn_{1-w-z}N$ ($0 \leq w \leq 1$, $0 \leq z \leq 1$) 活性層または発光層
- 7 上部クラッド層
- 7a p型 $Al_yGa_{1-y}N$ ($0 < y < 1$) クラッド層
- 8 薄層p型 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 緩衝層
- 9 p型GaNキャップ層
- 10 p型電極
- 11 n型電極

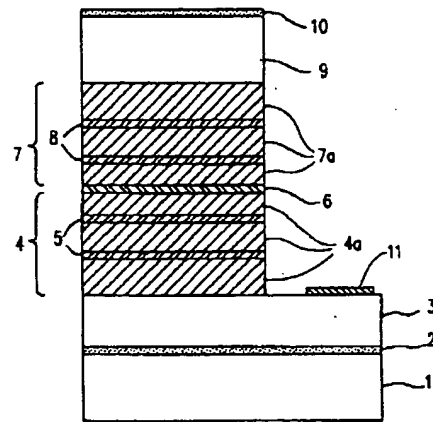
【図4】



【図 1】



【図 2】



【図 5】

